TP N°01: Amplificateur à transistor JFET

Objectif:

Étude de la polarisation et de l'amplification de tension avec un transistor JFET monté en source commune.

Partie théorique:

• Calculer le point de repos (V_{DS0} & I_{DS0}) du transistor lorsque la tension d'entrée est nulle.

• Rappeler l'impédance complexe Zc d'un condensateur. Que vaut le module de cette impédance lorsque l'on se trouve en régime statique ($\omega = 0$) ? A partir du schéma équivalent du condensateur, donner le schéma équivalent du montage de la figure 2.1 en statique.

• La droite de charge statique correspond à l'expression du courant I_{DS} en fonction de la tension entre le drain et la source (V_{DS}). A partir du schéma que vous avez déterminé, exprimer cette droite de charge statique.

• On souhaite polariser le transistor au milieu de sa droite de charge statique ($I_{DS0} = I_{DSS}/2 = 5mA$). A l'aide de la formule donnée, déterminer la valeur de la tension V_{GS0}. Calculer alors la valeur des résistances R_D et R_S.

• Représenter le schéma équivalent "petits signaux" du montage.

• En déduire l'expression du gain en tension du montage ($Av = v_s/v_e$).

Partie pratique:

• Réaliser le montage sur logiciel Multisim.

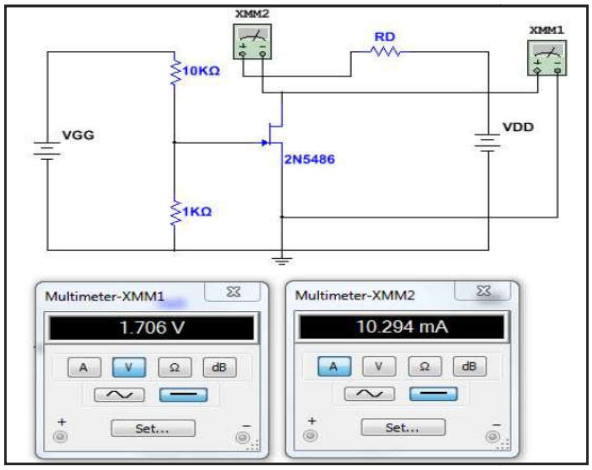
• Mesurer les différentes tensions du montage (V_{G0}, V_{D0} et V_{S0}) et les comparer aux valeurs théoriques. En déduire la valeur pratique de la tension VGS0 et du courant I_{DS0}.

• La polarisation est elle bien réalisée ?

• Réaliser le reste du montage (condensateurs, R_5 et le générateur basse fréquence en entrée du montage (f = 1 kHz)).

• Observer les tensions d'entrée et de sortie à l'oscilloscope.

• Déterminer le gain en tension pratique du montage.



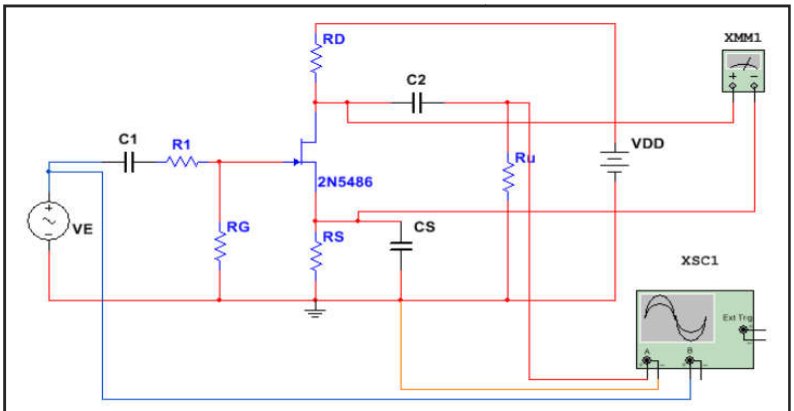


Figure 2.2. Montage de simulation